

## Experimentelle Studie mit numerischer Validierung von thermischen Kopplungs-Phänomenen mit in Flip-Chip-Technologie aufgebauten Testchips auf Leiterplatten

### Experimental Study with Numerical Validation of Thermal Coupling Phenomena of Test Dies in Flip-Chip-Technology on Printed Circuit Board

**Torsten Nowak<sup>1</sup>, Sebastian Merbold<sup>2</sup>, Christoph Egbers<sup>2</sup>, Ralph Schacht<sup>1</sup>**

Department of Electronic Circuit Technologies, Brandenburg University of Technology, Universitätsplatz 1, 01968 Senftenberg, Germany

Department of Aerodynamics and Fluid Mechanics, Brandenburg University of Technology, Siemens-Halske-Ring 14, 03046 Cottbus, Germany

**Schlagworte:** Wärmekopplung, Mikroelektronik, in-situ Temperaturerfassung

**Key words:** Thermal Coupling, Microelectronics, In-situ Temperature Measurements

#### Zusammenfassung

In aktuellen mikro-elektronischen Systemen müssen verschiedene aktive und passive Bauteile auf engstem Raum miteinander auf dem Substrate (bspw. FR4-Leiterplatte) kombiniert werden. Die dabei stetig steigende Leistungsdichte bedarf einer optimierten Kühlstrategie und der Definition von konduktiven und konvektiven Entwärmungspfade, die bereits während der Layout-Designphase der Baugruppe berücksichtigt werden sollten. Strömungsmechanische Simulationen (CFD) können dabei ein erstes Abbild zur Analyse von Kopplungseffekten zwischen den Wärmequellen und der Umgebung liefern. Diese sind jedoch oft zeitaufwendig und es bedarf zumindest ein gewisses Grundverständnis, um die Fluid-mechanischen Parameter, das Vernetzen der Geometrien und die gewonnenen Ergebnisse korrekt zu interpretieren. Erste analytische Ansätze zur reduzierten Beschreibung von ungehäusten Chips auf Leiterplattensubstrat können durch thermische Widerstandsnetzwerke abgebildet und durch Aufteilung der Wärmeströme in Richtung Substrat (Wärmeleitung) und in Richtung des bewegten Fluides (Konvektion) näher beschrieben werden.

#### Einleitung

Die Menge und Konzentration aktiver elektronischer Komponenten und passiver Objekte auf Bordebene nimmt rapide zu. Darüber hinaus wird die Komplexität zwischen der leitfähigen Wärmeausbreitung und der Verwendung von erzwungenen thermofluidischen Koppelungseffekten mit anwendungsnahe Verhalten zu einer Herausforderung für Leiterplattendesigner, um thermische Engpässe zu vermeiden und die thermische Kühlleistung bereits im frühen Stadium des Layoutprozesses zu gewährleisten. Daher wurde ein möglichst identischer Leiterplattenaufbau gewählt, um neue experimentelle und numerische Studien an bestückten Testwerkzeugen (Thermal Test Chips, TTC) auf einem typischen Leiterplattensubstrat durchzuführen. Zusätzlich zu den vorgestellten Arbeiten von Hwang 1999. wurde die Idee berücksichtigt, thermische Ersatzmodelle von komplexen mikrotechnischen Bauteilen und Baugruppen als Ersatzwiderstandsschaltung darzustellen (Abb. 1). Die Gleichungen der

Wärmeleitfähigkeit sind weitestgehend bekannt und mit ihnen werden thermische Wechselwirkungen zwischen benachbarten Chips berechnet. Andernfalls ist die konvektiv initiierte Fluidströmung über die Chips und mögliche Wechselwirkungen mit Hindernissen schwieriger zu berechnen - oft nur mit Hilfe von CFD-Softwaretools. Viele Untersuchungen verwendeten den JEDEC-Standard mit definierten Bedingungen und gängigen Elektronikgehäusen, wie bspw. Dalton et al. 2001 oder Evely et al. 2001. Die Untersuchung der Studien in dieser Untersuchung bedingen die analytischen Methoden zur Analyse thermisch konvektiver und leitfähiger Wärmeströme durch Experimente im Windkanal und numerischer Validierung.

Ziel dieser Untersuchung ist es, vereinfachte Grundlagenansätze zur Abstrahierung bestehender Modelle herauszufinden und in Gleichungen oder Korrekturfaktoren zur Beschreibung der Flüssigkeitsströmungen verschiedener thermischer Situationen in der Mikroelektronik nachzubilden. Diese Gleichungen enthalten Parameter, die je nach verschiedenen Chipformen, Entfernungen zueinander, Leistungsverluste und die Strömungsgeschwindigkeit variiert werden können. Systemdesigner die zur Berücksichtigung thermischer Wechselwirkungen zwischen diesen Komponenten entscheiden müssen, bekommen somit einen ersten Eindruck zur thermischen Situation der Komponenten. Der typische Wärmefluss kann nach folgenden Gleichungen beschrieben werden:

$$\dot{Q}_c = h_c \cdot A \cdot \Delta T \quad [1]$$

Mit der beteiligten aktiven Fläche (A) der aktiven Komponente kann die Temperaturdifferenz  $\Delta T$  zwischen Übergang und Umgebungstemperatur in den meisten Fällen numerisch ausgewertet werden. Der Fokus sollte jedoch auf den Wärmedurchgangskoeffizienten  $h_c$  gerichtet sein, der durch die nachfolgende Formel beschrieben werden kann:

$$h_c = Nu_x \cdot L \cdot \lambda_{fl}^{-1} \quad [2]$$

In diesem Fall kann  $h_c$  zur Bestimmung des Übergangsbereichs zwischen der festen Chipoberfläche und dem umströmenden Fluid verwendet werden und kann unter Verwendung der Wärmeleitfähigkeit  $\lambda_{fl}$  (des beteiligten Fluids) und der Länge L des Strömungsregimes berechnet werden.

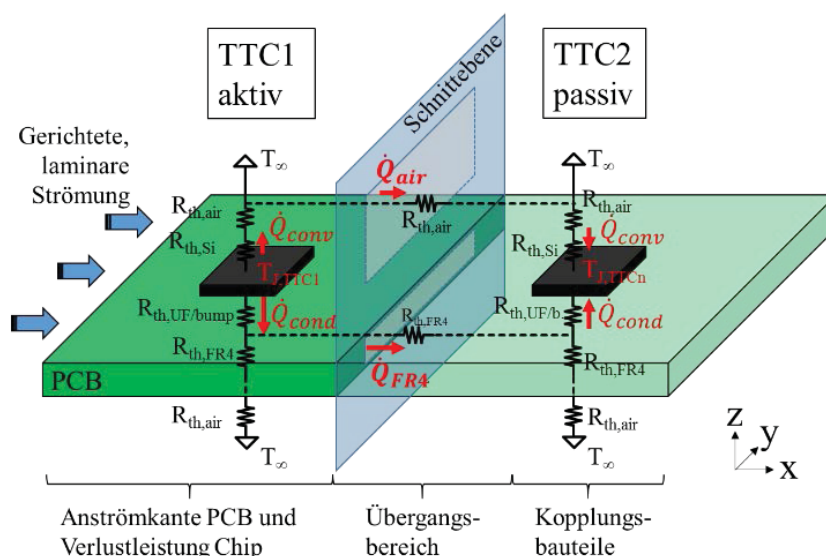


Abb. 1: Skizze einer vereinfachten thermischen Ersatzschaltung einer Testplatte mit thermischem Testchip (TTC); die Wärmeströme  $Q$  teilen sich in den konduktiven und konvektiven Anteil und werden durch die thermischen Widerstände definiert.

Die Formulierung bedingt den Einsatz bei laminaren Strömungen und kann für den gesamten Bereich herangezogen werden. Die folgende Gleichung der Nusselt-Zahl  $Nu_x$  bezieht sich auf das laminare Strömungsverhalten. Mit dem gegebenen konstanten Wert  $c = 0,644$  und der Prandtl-Zahl für Luft ( $Pr = 0,707$ ; 1 bar Druck; bei  $27\text{ °C}$ ) kann mit der Formel eine erste Schätzung des Strömungsregimes vorgenommen werden.

$$Nu_x = 0.644 \cdot \sqrt{Re_x} \cdot \sqrt[3]{Pr} \quad [3]$$

$$Re_x = u_\infty \cdot L \cdot \rho \cdot \eta^{-1} \quad [4]$$

Die Entscheidung, ob eine vorhandene Fluidströmung laminar oder turbulent ist, kann durch Gleichung 4 mittels der Fluidgeschwindigkeit  $u$ , der Anströmlänge  $L$ , der Fluidichte  $\rho$  und multipliziert mit der inversen Viskosität  $\eta$  ermittelt werden. Ein Fluidströmungsregime wird hierbei als laminar definiert, bei einem Wert kleiner als  $Re_x = 3 \cdot 10^5$ . Diese Gleichung ist gültig entlang von ebenen Platten bei laminaren Fluidströmung für, z.B. Substrate mit ungehäuteten Chip-Matrizen (Abb. 2) und ohne turbulenzbedingte Hindernisse wie etwa Elektrolytkondensatoren, Keramik-Widerstände oder Spulengehäuse.

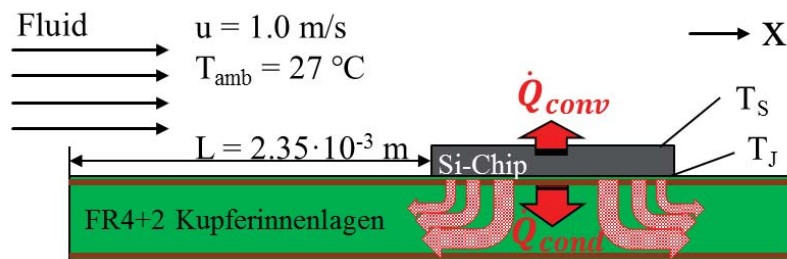


Abb. 2: Skizze des Querschnitts des Leiterplattentestboards aus FR4 und des Testchips aus Silizium. Der Wärmestrom ist vorrangig in Richtung des Substrates (Wärmeleitung) definiert. Kupferschichten bspw. zur Umverdrahtung der Elektronik begünstigen diesen Effekt.

## Experimentelle Methoden

Der Versuchsaufbau erfolgte in den Laboreinrichtungen des Lehrstuhls für Aerodynamik und Strömungsmechanik in Cottbus, Deutschland. Der Hauptteil der Anlage besteht aus dem Windkanal („Göttinger-Bauart“, geschlossener Kreislauf). Um eine laminare Fluidströmung am Auslass zu gewährleisten, sind verschiedene Gewebe (Waben/Rechtecke) mit abnehmenden Öffnungen integriert. Abb. 3a zeigt eine Fotografie des Windkanals.

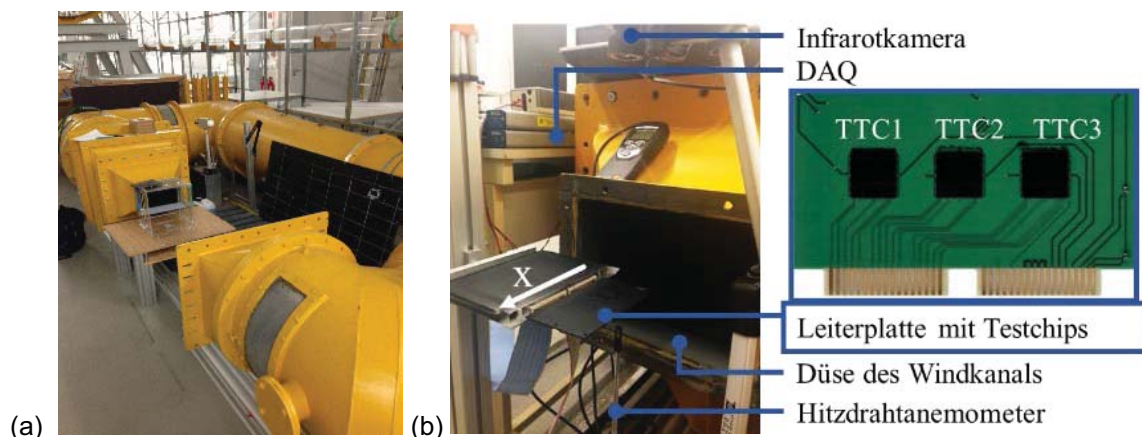


Abb. 3: Aufnahme des Testszenarios mit Windkanal am LAS in Cottbus (a) nach ‚Göttinger Bauart‘; Testplatine (b) mit drei Flip-Chips als TTC auf der Oberseite, Infrarot-Bolometer-Kamera (Optris

PI160) und Hitzdraht-Anemometer (Testo 425) zur Messung der Strömungsgeschwindigkeit nahe des Testobjektes.

Das Testleiterplatte ist in Schacht et al. 2015 detailliert beschrieben und wurde zusätzlich mit schwarz-mattem Lack mit definiertem Emissionsgrad ( $\epsilon = 0,92$ ) zur Messung der absoluten Oberflächentemperaturen mit der Infrarot-(IR)-Kamera abgedeckt. Weiterführend zu den Forschungsarbeiten von Schacht et al. 2015, wurde die Prüfplatine mit den Abmessungen  $130 \times 70 \times 1,6 \text{ mm}^3$  bestehend aus Standard-FR4-Material mit Kupferinnenlagen auf Ober- und Unterseite, hergestellt. Die drei TTCs ( $16 \times 16 \times 0,67 \text{ mm}^3$ ) auf der Oberseite der Platine sind in Flip-Chip-Technologie mit Unterfüllmaterial (*engl. Underfill*) bestückt und haben einen Rasterabstand  $d = 24 \text{ mm}$  bzw.  $32 \text{ mm}$ . Ein Test-Chip besteht jeweils aus einem  $5 \times 5$  Zellen-Array, die separat zur Temperaturmessung genutzt werden können. Parallelbahnen mit niedrigem Widerstand erlauben eine homogene Temperaturverteilung auf der Chipoberseite. Der TTC kann je nach Kühloption bis zu  $5 \text{ W}$  zur internen Wärmezeugung zur Verfügung stellen und die Verbindungstechnologie mit Lotkugeln hält einer maximalen Temperatur von bis zu  $120 \text{ }^\circ\text{C}$  auf der hier verwendeten FR4-Leiterplatte stand. Um Wärme-Kopplungen zwischen den Chips zu beobachten, wurden auf der Leiterkarte drei TTCs (Abb. 3b) in definierten Abständen vorgesehen. Weiterhin wurden mittels Infrarot-Thermographie die Wärmespreizung entlang der Leiterkarte sowie die Strömungsgeschwindigkeit mit einem Hitzdraht-Anemometer gemessen. Die Messungen wurden mit aktivem und inaktivem Fluidstrom (Luft, Normaldruck, bei  $27 \text{ }^\circ\text{C}$ ) unter Variation der Strömungsgeschwindigkeit ( $0 \dots 5 \text{ m/s}$ ), Verlustleistung von TTC1 ( $0 \dots 3 \text{ W}$ ) und mit zusätzlichen inneren Kupferschichten für das PCB-Testboard am Windkanalauslass durchgeführt.

## Numerische Validierung

Um lokale Temperaturverteilungen auf Chipebene und laminare Strömungen zu bewerten, wird eine numerische Simulation mittels ANSYS® Workbench mit CFX v19.2 verwendet. Dabei wurden die gegebenen Dimensionen des Testscenarios, inkl. des Strömungsabschnitts des Windkanals und deren lokale Parameter verwendet. Abb. 4 zeigt die Netzdefinition der Leiterplatte, der TTCs und ihrer dünnen abstrahierten Verbindungsschicht. Die Eingabe der elektrischen Verlustleistung wurde über die Verbindungsschicht als interne Wärmeerzeugungsquelle definiert.

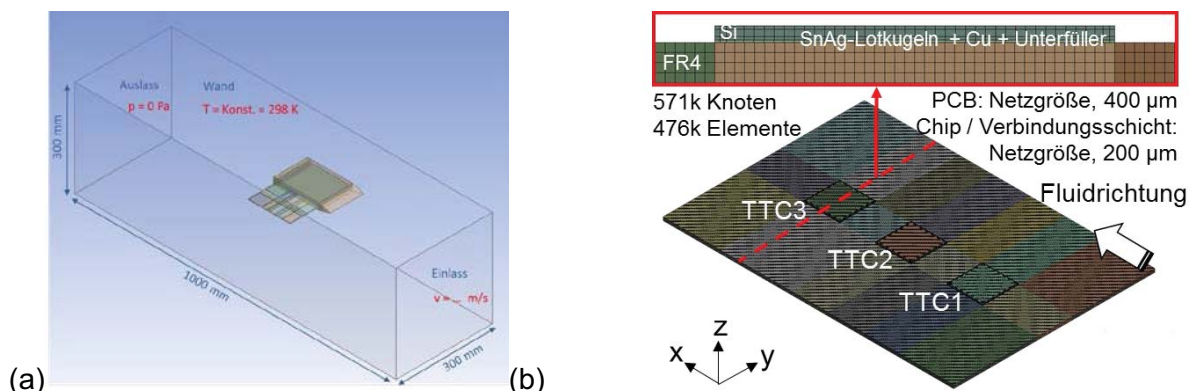


Abb. 4: Modellierung der Windkanaltestsektion (a) und vernetzte Testplatine (b) mit drei TTCs (Si) auf der Oberseite, oberhalb eines Querschnitts der Leiterplatte, abstrahierte Verbindungsschicht und Leiterplatte. Die Verlustleistung wurde auf Verbindungsebene erzeugt.

Als Grundlage für die Abstrahierung der Verbindungsschicht und des FR4 wurden effektive Materialdatensätze verwendet, um die geometrische Komplexität der CFD-Simulation zu



begrenzen. So konnte der berechnete Wert für die effektiven Wärmeleitfähigkeit der hochleitfähigen SnAg-Lotkugeln mit dem weniger gut leitenden Underfill-Material über die gesamte Verbindungsfläche mit einer effektiven Wärmeleitfähigkeit  $\lambda_{UF,bump}$  von 3,8 W/(mK) berechnet werden. Als Grundlage für die weitere Arbeit wurde der folgende Materialdatensatz verwendet:

Tab 1: Materialdatensatz für die numerische Simulation (Schacht et al. 2015)

Material	Komponente	Wärmeleitfähigkeit in W/(mK)	
FR4 4-lagig   2-lagig	Leiterplatte	xy: 17,4; z: 0,8	xy: 0.314; z: 0,3
Cu (rein)   Cu (galvanisch)	Leiterplatte	380	300
Silizium (Si)	Testchip	150 (isotrop)	
Zinn-Silber (SnAg)	Verbindungsschicht	52 (isotrop)	
Unterfüllmaterial (UF)	Verbindungsschicht	0,63 (isotrop)	

Die Randbedingungen für das Fluidverhalten wurden auf kontinuierliche Fluidströmung (Morphologie) für das Medium Luft bei 27 °C festgelegt. Die Wärmeübertragungsoption wurde auf 'Thermische Energie' inkl. 'Viskose Dissipation' definiert und die Turbulenzoption mit aktiviertem SST-Modell (Shear Stress Transport) und der automatischen Wandfunktion eingestellt.

## Ergebnisse und Diskussion

Die Ergebnisse der numerischen Analyse wurden nach der Spaltung in konvektive und konduktive Wärmeflusswege hin untersucht. Abb. 5a veranschaulicht die Simulationsergebnisse der Chip-Interaktion für den durch das FR4-Material definierten Wärmeweg. Wie erwartet, ist dies der Hauptwärmestrompfad (>90 %), der durch die Verteilung und Begünstigung der Kupferinnenlagen abgedeckt wird. Der Wärmestrom des zweiten TTC  $Q_{2,in} = 0,09$  W steht gegenüber dem deutlich größeren Wärmestrom von  $Q_{1,out}$  mit 2,33 W (TTC1) und wird maßgeblich durch Wärmeleitung über das Leiterplattensubstrat getragen.

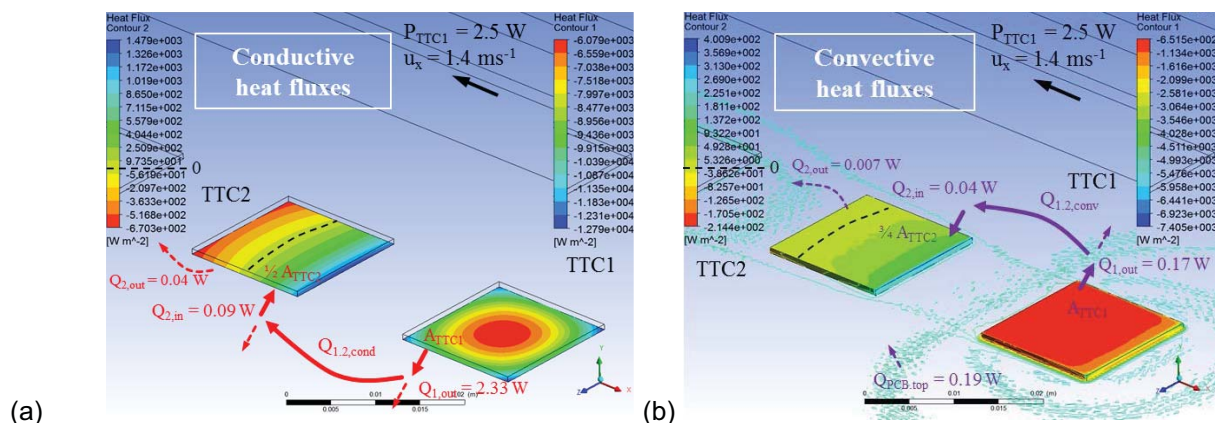


Abb. 5: CFD-Simulationsergebnis des aktiven TTC1 und des passiven TTC2 zur Analyse der Wärmeflussverteilung für den konduktiven (a) und (b) konvektiven Wärmetransport. Hauptwärmestrompfad ist hierbei durch die Wärmespreizung in das Substrat zu erkennen.

Der konvektive Wärmestrom von TTC1 (Abb. 5), berechnet aus den gegebenen Parametern, mit  $Q_{1,out} = 0,17$  W wird nur über das Fluid auf den TTC2 übertragen. Dabei steht die Koppelungsfläche von TTC2 in Abhängigkeit zur Fluidgeschwindigkeit. Mit zunehmender Geschwindigkeit des Fluid wird die aktiv beteiligte Kühlfläche des Chips vergrößert, die konvek-

tive Kopplungsfläche mit dem Nachbarchip wird geringer. Bei niedrigen Geschwindigkeiten, wie etwa in Abb. 5b, beträgt die Kopplungsfläche in etwa drei Vierteln der gesamten Chipfläche. Bis zu  $Q_{2,in} = 0,04$  W gekoppelte Wärmeenergie von TTC2 werden durch konvektiven Wärmetransport (24 % von  $Q_{1,out}$ ) in den Nachbarchip eingekoppelt.

Tab 2: Berechnung der Anteile der Wärmestromverluste

Name	$P_{loss}$	$Q_{cond}$	$Q_{conv}$	$\Sigma Q$	Anteil an $P_{loss}$
TTC1.out	2.5 W	2.33 W	0.17 W	2.50 W	100%
TTC2.in	-	0.09 W	0.04 W	0.13 W	5.2%
TTC2.out	-	0.043 W	0.007 W	0.05 W	2.0%

Tab. 2 fasst die Ergebnisse für eine Verlustleistung von 2,5 W zusammen. Es wird deutlich, dass thermisch leitfähige Feststoffe den größten Einfluss auf die Wärmeübertragung haben. Die Abhängigkeit der Einkopplungsfläche des benachbarten Chips wird mit zunehmender Fluidgeschwindigkeit verringert und der Anteil an der Verlustleistung wird kleiner.

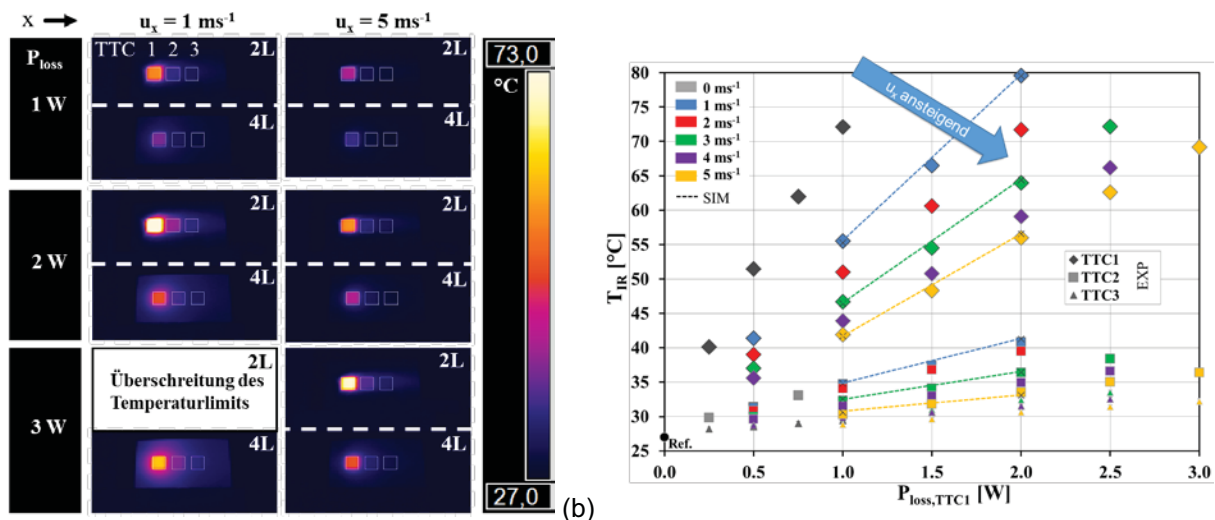


Abb. 6: Infrarotaufnahmen des Testboards mit aktivem TTC1 in Abhängigkeit der Verlustleistung, Strömungsgeschwindigkeit und der Variation der Kupferinnenlagen der Leiterplatte (2 oder 4 Lagen-system). (b) Oberflächentemperaturen aller TTCs im Vergleich bei zunehmenden Verlustleistung des TTC1 der Leiterplatte mit zwei Kupferschichten (oben, unten) -mit zunehmendem Fluidstrom kann die Verlustleistung deutlich erhöht werden.

In Abb. 6 zeigen die Infrarotbilder der Wärmebildkamera die thermische Wärmeverteilung des aktiven Testchip TTC1 und an der Leiterplattenoberfläche. Entsprechend dem Vergleich für unterschiedliche Verlustleistungen (hier: 1...3 W), den Strömungsgeschwindigkeiten (1 m/s, 5 m/s) und zwei zusätzlichen inneren Kupferschichten der Leiterplatte, wurden die Oberflächentemperaturen nach Erreichen des Temperatur-stabilen Zustands erfasst. Zunächst folgt die Erhöhung des Fluidstroms den thermischen Gleichungen für den Energie-transport. Bei höheren Durchflussmengen des Medium nimmt die Temperatur der Chips ab und die Heizleistung kann zumindest verdoppelt werden. Letztendlich wird der Wärmetransport der beteiligten Chips in direkter Nachbarschaft weiter durch Fremdluftkühl-systeme beeinflusst und hängt maßgeblich von der Fluidgeschwindigkeit, Leistungsverlusten und den Wärmeübertragungskoeffizienten ab.

Abb. 6b veranschaulicht die Testergebnisse in einem Diagramm für die drei TTCs der Test-leiterplatte mit den beiden äußeren Kupferschichten. Die Mittelwerte wurden von der IR-Kamera in Bezug auf 15x15 px Fläche pro Chip gemessen. Die Referenzumgebungstempe-

ratur wurde mit 27 °C ( $\pm 0,1$  °C) mit integrierten Thermoelementen des Anemometers gemessen. Aufgrund des zunehmenden Fluidstroms ist eine thermische Kopplung zwischen TTC1 (aktiv) und TTC2 (passiv) erkennbar. Auch der Temperaturanstieg von TTC3 (48 mm Teilungsabstand zu TTC1) wird deutlich. Mit zunehmenden Geschwindigkeitsstufen des Fluids beginnt der Temperaturabstand zueinander statisch zu bleiben und ein lineares Anstiegsverhalten ist zu beobachten.

Tab 3: Auflistung der Ergebnisse für TTC-Temperaturen (Simulation, Experiment), konvektive Wärmeübertragungskoeffizienten und Vergleich zwischen analytischer Berechnung (Gl. 1-4), CFD-Ergebnissen und experimentellen Messungen.

	$T_{mn}$ in °C		$h_{c,TTC}$ in W/(m <sup>2</sup> K)		$Q_{conv}$ in W	
	Infrarot	CFD	CFD	Analytisch	CFD	Analytisch
TTC1.out	58.7	57.7	21.6	28.3	0.17	0.2
TTC2.in	32.0	30.6	57.8	-	0.05	-
TTC2.out	31.9	30.4	32.7	-	7e-3	-

In Tab. 3 ist ein Vergleich zwischen IR-Messwerten, simulierten Ergebnissen und einem analytischen Ansatz für die Testplattenkonfiguration mit zwei Kupferschichten und einem Rasterabstand von  $d = 32$  mm durchgeführt worden. Die Zeilen für die TTCs sind aufgeteilt in die entsprechenden Richtungen des Wärmestromes, wie in Abb. 5 a und b veranschaulicht wurde.

Die analysierten Mittelwerte von IR-Messung und Simulation sind vergleichbar (Abb. 6a). Mit Hilfe von Gl. 2 kann der Wärmeübergangskoeffizient (in Abhängigkeit von den berechneten Nusselt- und Reynolds-Zahlen) für den konvektiven Teil untersucht werden. Abschließend kann festgestellt werden, dass die Möglichkeit besteht, den emittierenden Wärmestrom (um Gl. 1, entsprechend der beteiligten TTC-Fläche) für die konvektive Wärmeübertragung zu berechnen.

Die Ergebnisse zeigten hier in erster Näherung eine gute Möglichkeit, eine schnelle thermische Vorhersage zur Auslegung und Dimensionierung mikroelektronische Systeme und Komponenten auf Leiterplattenbasis in Kombination mit einer der aktiven laminaren Kühlung durchzuführen. Der Datensatz wird zur Verbesserung der Genauigkeit und Geschwindigkeit zur Vorhersage mit analytischer Gleichung zu konvektiv initiierten Kopplungseffekten immer weiter ausgebaut.

Die Daten zeigen die Möglichkeit, numerische Ansätze zur Behandlung von Grundgleichungen in einem ersten analytischen Entwurf zu kombinieren, um die Kühlleistungsberechnungen für Leiterplattendesigner und Thermosystemdesignern zu verbessern. In zukünftigen Arbeiten werden analytischer Ansätze auch für turbulente Fluidregime benötigt, indem bspw. Störglieder wie Kondensatoren oder Widerstände in verschiedenen Größen und Abständen mit eingebracht werden.

## Literatur

- R. Schacht , J. Punch, E. Merten, S. Rzepka, B. Michel, 2015:** "Thermo Fluidic Coupled Analysis of Flip Chip Mounted Thermal Test Chips on a PCB a Numerical and Experimental Study", 21th International Workshop on Thermal Investigations of ICs and Systems, THERMINIC
- Ching Bai Hwang, 1999:** "Thermal Design for Flip Chip on Board in Natural Convection", 15 15th IEEE SEMITHERM Symposium
- T. Dalton, J. Punch, M.-R. Davies, 2001:** "Ronan Grimes, Forced Convection Board Level Thermal Design Methodology for Electronic Systems", Electronics Packaging, Transactions of the ASME, Vol. 123, p. 120-126

**V.-C. Eveloy, P.-J. Rodgers, J.-M. Lohan, 2001:** “Numerical Heat Transfer Predictive Accuracy for an In Line Array of Board Mounted PQFP Components in Forced Convection”, IPACK’01, Pacific Rim/ASME International Electronic Packaging Technical Conference and Exhibition, Kauai, USA

**Chia Lung Chang, Yow Yi Hsieh, 2004:** “Thermal Analysis of QFN Packages Using Finite Element Method”, 5th. Int. Conference on Thermal and Mechanical Simulation and Experiments in Microelectronics and Micro Systems, p. 499 503, EuroSimE

**Piotr Zajac, Andrzej Napieralski, 2017:** “Novel Method for Fast FEM Simulation of Chips with Integrated Microchannel Cooling”, 23th International Workshop on Thermal Investigations of ICs and Systems, THERMINIC

**A. Choudhury, S. Kothari, N. Mahanta, H. Dhavaleswarapu, J.-Y. Chang, 2015:** “Compact Thermal Modeling Methodology for Active and Thermal Bumps in 3D Microelectronic Packages”, ASME 2015 International Technical Conference and Exhibition on Packaging and Integration of Electronic and Photonic Microsystems